

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開  
 ⑫ 公開特許公報 (A) 昭58-130385

⑬ Int. Cl. <sup>3</sup>	識別記号	府内整理番号	⑭ 公開 昭和58年(1983)8月3日
G 10 F 1/00	1 0 1	6912-5D	発明の数 1
G 09 B 15/00		6548-2C	審査請求 未請求
G 10 G 1/00		6912-5D	

(全 15 頁)

⑬ 電子楽器

⑭ 特 願 昭57-12634  
 ⑭ 出 願 昭57(1982)1月29日  
 ⑭ 発明者 岡本栄作

浜松市中沢町10番1号日本楽器  
 製造株式会社内

⑭ 出願人 日本楽器製造株式会社  
 浜松市中沢町10番1号  
 ⑭ 代理人 弁理士 志賀正武

明細書

1. 発明の名称

電子楽器

2. 種類請求の範囲

- (1) データ記憶部と、このデータ記憶部に楽曲の演奏に関するデータを蓄込む書き込み手段と、前記楽曲の再生すべき区間を指定する区間指定手段と、この区間指定手段によって指定された区間に对応する情報記憶部に記憶される情報に基づいて前記区間指定手段により指定された区間の演奏に関するデータを前記データ記憶部から読み出す読出し手段と、この読出し手段によって読み出されたデータを再生する再生手段とを具備してなることを特徴とする電子楽器。

- (2) 前記書き込み手段は、予めフレーズ番号が記載された楽譜であつて前記楽譜に沿わされた前記楽曲の演奏に関するデータおよび前記楽曲の各フレーズのフレーズ番号に関するデータが各々記録され

た楽譜と、この楽譜に記録されているデータを読みると共にこの読み取ったデータを前記データ記憶部に蓄込むデータ入力手段とからなることを特徴とする特許請求の範囲第1項記載の電子楽器。

(3) 前記データ記憶部は、前記楽曲の演奏に関するデータが記憶される第1の記憶部と、別記フレーズ番号に関するデータがこの第1の記憶部における前記楽曲の演奏に関するデータのフレーズ単位の記憶領域を示す情報として記憶される第2の記憶部とからなることを特徴とする特許請求の範囲第2項記載の電子楽器。

(4) 前記区間指定手段は、複数キーに各々割り当てられたキースイッチであることを特徴とする特許請求の範囲第3項記載の電子楽器。

(5) 前記再生手段は、前記読出し手段によつて読み出されたデータに基づいて自動的に楽音発生または押鍵表示または楽音発生および押鍵表示を行なうよう構成されていることを特徴とする特許請求の範囲第4項記載の電子楽器。

3. 発明の詳細な説明

この発明は、教育用等に用いて好適な電子楽器に施すものである。

近年、教育用等に用いられる電子オルガン（電子楽器）として、楽譜の下部に演奏に関するデータを記録した曲譜テープを貼付し、この曲譜テープのデータを読み取つて自動演奏を行ない、あるいは、練習者に演奏の定位位置を指示する電子オルガンが開発されている。

ところで、電子オルガンの練習者は、特にむずかしいフレーズ等の区間を重点的に繰返し練習するのが通常である。したがつて、練習用の電子オルガンとしては、練習者が指定した任意のフレーズを自動的に再生する（例えば、押鍵位置を指示する）ように構成されていることが望ましい。

そこでこの発明は、練習者が指定した任意の区間を自動的に再生することができる電子楽器を提供するもので、データ記憶部と、このデータ記憶部に楽曲の演奏に関するデータを蓄込み手段と、再生すべき区間を指定する区間指定手段と、この区間指定手段によつて指定された区間に対応

樂器の各音符の音高を示す音高コード、各音符あるいは休符の符長（長さ）に対応する値を持つ符長コード（休符の音高コードは「0」である）、和音名を示す和音コードおよび各フレーズの終りを示すフレーズエンドマークが第1図に示す記録フォーマットに従つて各々楽曲の進行順に記録されると共に、これら音高コード、符長コード、和音コード、フレーズエンドマークからなる楽曲データの終りを示すファイニッシュマークが記録されている。またこのファイニッシュマークより後には、前記楽曲データが後述するRAM（ランダムアクセスメモリ）8に蓄込まれた場合の同RAM8における各フレーズの先頭アドレスを示す先頭アドレスデータが、同じく第1図に示すフォーマットにしたがつて記録されている。そして、この楽譜1を、この電子オルガンに設けられた統取調の所定位置から所定位置まで走行させると、曲譜2の各データが依次読み取られ、読み取られたデータのうちファイニッシュマーク以前の楽曲データは第1図に示すRAM8に第1加圧に示すように取

する情報を記憶する区間情報記憶部と、この区間情報記憶部に記憶されている情報を基づいて前記区間指定手段により指定された区間の演奏に関するデータを前記データ記憶部から取出し手段と、この取出し手段によつて取出されたデータを再生する再生手段とを各々受け、この再生手段によつて、前記区間指定手段によつて指定された区間に対応する楽曲の楽音が発生されたり、あるいは押鍵指示がなされるようにしたものである。

以下、この発明による電子楽器を電子オルガンに適用した場合の一実施例について説明を解説しながら詳細に説明する。

第1図は、この発明による電子オルガン（電子楽器）の構成を示すプロック図である。

まず、この電子オルガンの概略を説明する。第1図において、符号1で示すものは楽譜である。この楽譜1には第2図に示すように、手写区間に示す情報としてフレーズ番号①、②、…が付されており、またその下には曲譜テープ2が貼付されている。この曲譜テープ2には、第2図に示す

次蓄込まれ、またファイニッシュマークより後の先頭アドレスデータは第2図に示すRAM4に第4加圧回向に示すように依次蓄込まれる。

次に、RAM8に蓄込まれた楽曲データを用いて楽曲再生を行なう場合には、

- 通常再生モード
- リピート再生モード
- の3つのモードがある。
- 通常再生モードにおいて楽曲再生を行なう場合は、第1図におけるリピートスイッチ5（オルタネイト型スイッチ）を開状態にした後スタート/ストップスイッチ6（モーメンタリ型押鍵スイッチ）を一瞬押す。これにより、RAM8に記憶されている楽曲データが依次読み出され、この読み出されたデータに基づいて第2図に示した楽曲の全曲が自動的に演奏されると共に、鍵盤における押鍵すべき鍵（キー）が、各キーに対応して各々受けられたランプによって、楽曲の進行順に順次表示される。練習者は、この指示に従つてキー操作の練習を行なう。そして、全曲の自動演奏および押

解説表示がノ回終了した時点で、自動演奏および解説表示が自動的に停止される（戻されされることはない）。

一方、両リピード再生モードにおいて楽曲再生を行なう場合には、まずリピートスイッチを開放状態にし、しかる後希望するフレーズをフレーズ番号によつて指定するフレーズ指定スイッチ（この実施例においては、鍵盤の各キーに対応して設けられるキースイッチが使用される）を押しながらセツトスイッチ（モーメンタリ型押創スイッチ）を押す。このような操作を、希望するフレーズに対してこれら各フレーズの希望する演奏順（この演奏順はランダムでよい）に行なうと、RAM 8 には、第 1 回目に示すように希望するフレーズのフレーズ番号がこれら各フレーズの希望する演奏順に順次書き込まれる（第 1 回目は第 1 フレーズ、第 2 フレーズ、第 3 フレーズ、第 4 フレーズ、第 5 フレーズ、第 6 フレーズの順に演奏させ、かつこのようなフレーズ順の演奏を繰り返し行なわせる場合を示している）。次いでスタート／ストップスイッ

フ各目の音符の符長コード（ $\langle \#1 \rangle$ ）、……のようにいずれもビットデータとして演奏順に記録され、この第 1 フレーズにおける最後の音符の符長コードの次にはフレーズの終りを示すビットのフレーズエンドマーク（ $\langle P_1 \rangle$ ）が記録されている。なお和音コードは必要な箇所のみに記録されるようになつてゐる。以下、この第 1 フレーズに対応する楽曲データ、第 2 フレーズに対応する楽曲データ、……が上述した方法と同様の方法に従つて演奏順に記録され、これら各フレーズに対応する楽曲データの終りにはフレーズエンドマーク（ $\langle P_2 \rangle$ ）、 $\langle P_3 \rangle$ 、… $\langle P_n \rangle$ ）が記録されている。この場合フレーズエンドマーク（ $\langle P_1 \rangle$ ）は第 1 フレーズの終りを示し、フレーズエンドマーク（ $\langle P_2 \rangle$ ）は第 2 フレーズの終りを示し、またフレーズエンドマーク（ $\langle P_n \rangle$ ）はこの楽曲の終後のフレーズである第 n フレーズの終りを示している。次いでフレーズエンドマーク（ $\langle P_n \rangle$ ）の次には、楽曲データの終りを示すビットのフィニッシュマークが記

チ 0 を一脚押すと、RAM 8 に記憶されているフレーズ番号の脱出し履に従つて、これらフレーズ番号に対応するフレーズの楽曲データが RAM 8 から脱出され、この脱出されたデータに基づいて自動演奏が行なわれ、かつこのような自動演奏が、スタート／ストップスイッチが再び押されるまで繰り返される。

以下、この電子オルガンを詳細に説明する。

まず、田気テープ 1 における楽曲データの記録フォーマットを第 1 回目で説明して詳細に説明する。第 1 回において矢印 Y は、記録されている楽曲データの上流方向（すなわち田気テープ 1 から楽曲データを脱出する場合における田気テープ 1 の進行方向）を示している。この間に示すように、田気テープ 1 における楽曲データの記録部分には、まずこの楽曲の第 1 フレーズに対応する楽曲データが、同第 1 フレーズにおける最初の音符の音高を示す音高コード（ $\langle \#1 \rangle$ ）、最初の和音名を示す和音コード（ $\langle \#1 \rangle$ ）、最初の音符の符長を示す符長コード（ $\langle \#1 \rangle$ ）、第 1 目の音符の音高コード（ $\langle \#2 \rangle$ ）

記録されている。またこのフィニッシュマークより後には、このフィニッシュマーク以前の楽曲データが第 1 回における RAM 8 に記憶された場合の向 RAM 8 における各フレーズに対応する記憶領域の各先頭アドレスを示すビットの先頭アドレスデータが、第 1 フレーズの楽曲データが記憶された領域の先頭アドレスデータ（ $\langle D_1 \rangle$ ）、第 2 フレーズの楽曲データが記憶された領域の先頭アドレスデータ（ $\langle P_1 \rangle$ ）、……第 n フレーズの楽曲データが記憶された領域の先頭アドレスデータ（ $\langle D_n \rangle$ ）のようにフレーズ順に記録されている。なお、以上に述べた楽曲データ、先頭アドレスデータは直列データとして記録されている。

次に、この電子オルガンの鍵盤部について説明する。第 1 回はこの電子オルガンの鍵盤部の構成を示す図であり、この間に示すように、鍵盤 1 の各白鍵 1, 2, 3, …の前端附近には、岐左端の白鍵から順次①、②、③、…なるフレーズ番号が付されている。これらのフレーズ番号が付された白鍵 1, 2, 3, …は、これら白鍵 1, 2, 3, …に

各々対応して設けられているキースイッチをフレーズ指定スイッチとして用いる場合に利用される。またこの鍵盤9の各白鍵10, 10…および各黒鍵11, 11…の後端部近傍には、押鍵位置を指示するためのランプ(あるいは発光ダイオード等の発光素子)12, 12…が設けられている。

次に再び第1回において、統取装置18は、この電子オルガンの適宜な箇所に設けられた統取装置中に配設されている曲気ヘッド、この曲気ヘッドによって曲気テープ2から直列に読み取られるデータを8ビット毎に並列データDATAに変換して出力する直列／並列変換部、前記並列データDATAをRAM8またはRAM4に書込む場合に必要なアドレス情報ADDRを発生させるアドレスカウンタ18a、RAM8またはRAM4に書込指命を発する書込指令発生部、および前記曲気ヘッドによつて読み取られた楽曲データからファイニッシュマークを検出するファイニッシュマーク検出部等からなるものである。次にRAM8は楽曲データを記憶するためのRAM、RAM4は先頭ア

フレースデータを記憶するためのRAMであり、またR/W前部回路14はRAM8の書込制御および読出制御を行なう回路、R/W後部回路15はRAM4の書込制御および読出制御を行なう回路である。

ここで操作者が楽譜1を前記統取装置の所定箇所から所定箇所へ走行させると、曲気テープ2に記載されている直列データが順次読み取られ並列データDATAとして出力される。この場合、統取装置18は、楽曲データが読み取開始される直前ににおいてアドレスカウンタ18aをゼロクリアしアドレス情報ADDRを「0」にする。このアドレス情報ADDRはR/W前部回路14を介してRAM8のアドレス入力端子Aへ供給される。次いで統取装置18は、楽曲データにおける最初の8ビットすなわち第1フレーズの最初の音符に対応する音高コード(+1)を並列データDATAとして出力開始すると、RAM8に対して書込指命を発する。この時RAM8のデータ入力端子D1には前記音高コード(+1)に対応する並列データDATAが

供給されているから、RAM8の<0>番地に音高コード(+1)が書込まれる(第4回参照)。統取装置18は、この書込動作が終了したらアドレスカウンタ18aをインクリメントする。この結果RAM8のアドレス入力端子Aには「1」が供給される。次に統取装置18は、楽曲データにおける2番目の8ビットすなわち音コード(伴1)を出力開始したらRAM8に対し書込指命を発する。この結果RAM8の<1>番地に和音コード(+1)が書込まれる。以下同様にして、曲気テープ2から読み取られた楽曲データ(フレーズエンドマークを含む)は、第4回に示すように、RAM8に順次書込まれて行く。そしてファイニッシュマークが統取装置18に読み込まれると、統取装置18はこのファイニッシュマークをRAM8に書込んだ後アドレスカウンタ18aをゼロクリアし、以降アドレス情報ADDRをR/W前部回路14を介してRAM4のアドレス入力端子Aへ供給する。次に統取装置18は、先頭アドレスデータにおける最初の8ビット、すなわちRAM8におけ

る第1フレーズに対応する楽曲データ用記憶領域の先頭アドレス<Pi>(この場合は「0」)を並列データDATAとして出力開始した時にRAM4に對して書込指命を発する。この時RAM4のデータ入力端子D1には前記先頭アドレス<Pi>に対応する並列データDATAが供給されているから、RAM4の<0>番地に前記先頭アドレス<Pi>が書込まれる(第4回参照)。統取装置18は、この書込動作が終了したらアドレスカウンタ18aをインクリメントする。次に統取装置18は、先頭アドレスデータにかかる2番目の8ビット、すなわち先頭アドレス<Pi>(この場合は值「1」)を出力開始した時にRAM4に對し書込指命を発する。この結果RAM4の<1>番地に先頭アドレス<Pi>が書込まれる。以下同様にして、曲気テープ2から読み取られた先頭アドレスデータは、第4回に示すように、RAM4に順次書込まれて行く。

以上が、曲気テープ2の楽曲データおよび先頭アドレスデータがRAM3およびRAM4に各々

書き込まれる過程である。次に、RAM 3 に書き込まれた楽曲データに基づいて楽曲を再生する場合について説明する。

最初に、(A)通常再生モードの場合について説明する。

まず、(A)通常再生モードにおいて動作する各種要素の概略から説明する。第 1 図において、データ判別／振分回路 1 は、RAM 3 から順次供給される並列データを、音高コード、和音コード、符長コード、フレーズエンジンマーク、フィニッシュマークのうちのいずれであるか判別し、この判別結果に基づいてこれらデータを振分する回路であり、前記データが音高コードである場合は同データを第 1 のデータ出力端子 D0 1 から出力すると共に信号 NT (^1 のパルス信号) を出力し、前記データが和音コードである場合は同データを第 2 のデータ出力端子 D0 2 から出力すると共に信号 CH (^1 のパルス信号) を出力し、前記データが符長コードである場合は同データを第 3 のデータ出力端子 D0 3 から出力すると共に信号 LN (

'1' のパルス信号) を出力し、前記データがフレームエンジンマークである場合は信号 PE (^1 のパルス信号) のみを出力し、前記データがフィニッシュマークである場合は信号 FN (^1 のパルス信号) のみを出力するようになっている。

メロディ音高レジスタ 1 7 は、データ判別振分回路 1 6 から出力される音高コードを一時記憶するためのレジスタであり、その出力は押鍵表示装置 1 8 とメロディ音形成回路 1 9 とへ各自供給されている。

押鍵表示装置 1 8 は、メロディ音高レジスタ 1 7 の出力 (音高コード) をデコードするデコーダと、このデコーダの出力を各自増幅するキーと同数の増幅器と、これら増幅器の出力によって駆動されるランプ 1 2、1 2、…とを有してなるもので、メロディ音高レジスタから音高コードが出力されると、同音高コードに対応するキーのランプ 1 2 が点灯するようになっている。

メロディ音形成回路 1 9 は、メロディ音高レジスタ 1 7 の出力 (音高コード) または鍵盤回路 20

の出力 (キーコード KC) に対応する音高 (周波数) を有し、この電子オルガンの操作パネル (図示略) に設けられた音色指定スイッチにによって指定された音色およびエンベロープを有する楽曲信号を形成し、増幅器 2 1 を介してスピーカー 2 2 へ出力するものである。

鍵盤回路 2 0 は、鍵盤 9 の各キー 1 0、1 0、…、1 1、1 1、…に各自対応して設けられたキー操作検出用のキースイッチと、これら各キースイッチの出力をコード化するエンコーダとを有してなる回路であり、押鍵されたキーの音高に対応するキーコード KC を出力するようになっている。

和音レジスタ 2 3 は、データ判別振分回路 1 6 から出力される和音コードを一時記憶するためのレジスタであり、その出力は伴奏音形成回路 2 4 へ供給されている。

符号 2 5 は楽曲の演奏テンポの基本となる任意周期のテンポクロック T-CLK を発生するテンポクロック発生器である。また自動パターン信号発生回路 2 6 は、このテンポクロック T-CLK

に基づいて、伴奏音を発生させる場合に必要な第 1 のパターン信号およびリズム音を発生させる場合に必要な第 2 のパターン信号を各自発生するものであり、前記第 1 のパターン信号は伴奏音形成回路 2 6 へ供給され、また第 2 のパターン信号はリズム音源回路 2 7 へ供給される。

伴奏音形成回路 2 4 は、和音レジスタ 2 3 から供給される和音コードに対応する和音を用いた伴奏音信号を、自動パターン信号発生回路 2 6 から供給される第 1 のパターン信号に従つて形成し出力する回路であり、またリズム音源回路 2 7 は、この電子オルガンの操作パネルに設けられるリズム指定スイッチ (図示略) によって指定されたリズムに対応するリズム音を発生させるためのリズム音信号を、自動パターン信号発生回路 2 6 から供給される第 2 のパターン信号に従つて形成し出力する回路である。そして伴奏音形成回路 2 4 がに出力する伴奏音信号と、リズム音源回路 2 7 がに出力するリズム音信号とは、前記メロディ音形成回路 1 9 がに出力する楽曲信号にミキシングされる。

次に、符長レジスタ28は、データ判別復分回路16から出力される符長コードを一時記憶するためのレジスタであり、その出力は比較回路29の一方のデータ入力端子D11へ供給されている。また符長カウンタ30はクロック入力端子CKに供給されるテンポクロックT-CLKを計数するカウンタであり、その計数出力は比較回路29の他方のデータ入力端子D12へ供給されている。比較回路29は、データ入力端子D11に供給されたデータとデータ入力端子D12に供給されたデータとを比較することにより、符長レジスタ28に記憶されている符長コードに応する符長分の時間が経過したか否かを検出するために設けられたものであり、前記データ入力端子D11、D12に供給された両データが等しい場合、比較出力端子Cから信号EQ(「1」信号)を出力する。

ここで、(A)通常再生モードにおいて楽曲再生が開始される直前の状態から説明する。この場合、信号S1で示すトリガフリップフロップはリセット状態になつており、したがつてこのトリガフリ

ップフロップ31のセクト出力端子Qから出力される信号PLAYは「0」信号となつている。信号PLAYはインバータ32、33、34を各々介してメロディ音高レジスタ17、和音レジスタ23、自動パターン信号発生回路26の各リセット入力端子Rへ供給されている。したがつてメロディ音高レジスタ17、和音レジスタ23、自動パターン信号発生回路26の各リセット入力端子Rには「1」信号が供給されることになり、この結果これらメロディ音高レジスタ17、和音レジスタ23、自動パターン信号発生回路26は全てリセット状態となつてている。またこの場合、リピートスイッチ5は閉状態にされており、したがつて、信号REPEATは「0」信号となつている。この信号REPEATは、RAM4の出力データをR/W制御回路14のデータ入力端子D1へ転送するためのゲート回路35のエオーブル入力端子Eへ供給されている。したがつて、ゲート回路35はこの場合遮断状態であり、R/W制御回路14のデータ入力端子D1には値「0」が供給されている。

また前記信号REPEATは、インバータ36によって「1」信号に反転されアンドゲート37、38の各一方の入力端子へ供給されている。

さて以上の状態において、操作者がスタート／ストップスイッチ6を再押すと、同スタート／ストップスイッチ6が閉じている間、微分回路40の入力端子と、トリガフリップフロップ31のトリガ入力端子Tへ各「1」信号が供給される。微分回路40は、前記「1」信号が入力されると、その立上り時間から各々所定時間幅の「1」のパルス信号を出し、アンドゲート41の一方の入力端子へ供給する。一方トリガフリップフロップ31はスタート／ストップスイッチ6から「1」信号が供給されるとその立上り点においてセクト状態になる。この結果信号PLAYは「0」信号から「1」信号になる。この「1」信号となつた信号PLAYは、前記メロディ音高レジスタ17、和音レジスタ23を各々リセット状態から解放して動作可能状態になると共に、自動パターン信号発生回路26を動作開始させる。またこの時トリガフリップフロップ31の

リセット出力端子Qの出力は「1」信号から「0」信号になる。このリセット出力端子Qの出力は遅延回路42を介してアンドゲート41の他方の入力端子へ供給される。ここで遅延回路42は、この電子オルガンのシステムクロックを用いて信号の遅延を行なわせるもので、その遅延時間は前記微分回路40が送出するパルス信号のパルス幅より僅かに長くなっている。したがつてこの場合、アンドゲート41の出力端子からは、微分回路40が送出する前記2つのパルス信号のうちの同微分回路40の入力信号の立上りに対応するパルス信号と同一タイミングの「1」のパルス信号STARTが送出される。このパルス信号STARTは、アンドゲート38の他方の入力端子に供給される。この結果アンドゲート38の出力端子から「1」のパルス信号が送出され、このパルス信号はオプゲート43を介してR/W制御回路14のプリセレクト入力端子PSに供給される。R/W制御回路14は、プリセレクト入力端子PSとの「1」のパルス信号が供給されると、データ入力端子D1に供給されて

いるデータ(この場合は「0」)を、このR/W制御回路14内に設けられているアドレスカウンタ14aにプリセットする。そしてR/W制御回路14は以後、このアドレスカウンタ14aの計数出力をRAM3のアドレス入力端子Aへ供給する。この結果RAM3の(0)番地のデータ、すなわち第4回行に示す音高コード(≠1)が読み出され、同RAM3のデータ出力端子D0から出力される。データ判別振分回路16は、この音高コード(≠1)が入力されると、同音高コード(≠1)が音高コードであると判別し、同音高コード(≠1)をデータ出力端子D01から出し、同時に信号NT(≠1のパルス信号)を出力する。この信号NTがメロディ音高レジスタ17のロード端子LDに供給されると、同メロディ音高レジスタ17に前記音高コード(≠1)がロードされる。また信号NTは、この信号NTと信号CHと信号PEと信号EQとをオアドするオアグート44に入力される。この結果オアグート44の出力端子から≠1のパルス信号が送出され、このパルス信号はアンドゲ

ート37の他方の入力端子へ供給される。この場合アンドゲート37の一方の入力端子には≠1信号が供給されているから、このアンドゲート37の出力端子から同じ≠1のパルス信号が送出され、このパルス信号はオアグート45の一方の入力端子へ供給される。この結果、オアグート45からは≠1のパルス信号が、RAM3の次の番地の読み出しを意味する信号NEXTとして出力される。

R/W制御回路14は、この信号NEXTが供給されると、アドレスカウンタ14aをインクリメントする。この結果RAM3の(1)番地のデータ、すなわち和音コード(≠1)が読み出され、同RAM3からデータ判別振分回路16へ供給される。データ判別振分回路16は、この和音コード(≠1)が和音コードであると判別して、同和音コード(≠1)をデータ出力端子D02から出し、同時に信号CH(≠1のパルス信号)を出力する。この信号CHが和音レジスタ23のロード端子LDに供給されると、同和音レジスタ23に前記和音コード(≠1)がロードされる。またこの

信号CHはオアグート44に入力される。したがつてこの場合も前述した動作と同様の動作により信号NEXTが送出される。

R/W制御回路14は、この信号NEXTが供給されると、アドレスカウンタ14aをインクリメントする。この結果RAM3の(2)番地のデータ、すなわち符長コード(≠1)が読み出され、同RAM3からデータ判別振分回路16へ供給される。データ判別振分回路16は、この符長コード(≠1)が符長コードであると判別して同符長コード(≠1)をデータ出力端子D03から出し、同時に信号LN(≠1のパルス信号)を出力する。この信号LNが符長レジスタ28のロード端子LDに供給されると、同符長レジスタ28に、前記符長コード(≠1)がロードされる。ところで、この信号LNはオアグート44には入力されていない。したがつてこの場合は、信号NEXTは発生されない。

以上の動作すなわち、RAM3の(0)～(2)番地から音高コード(≠1)、和音コード(≠1)、

符長コード(≠1)が順次読み出され、これら各コードがメロディ音高レジスタ17、和音レジスタ23、符長レジスタ28に順次ロードされる動作は瞬時におこなわれる。したがつて、この場合、メロディ音形成回路19が音高コード(≠1)に基づいて形成する楽音信号と、伴奏音形成回路24が自動パターン信号発生回路26の出力と和音コード(≠1)とにに基づいて形成する伴奏音信号と、リズム音源回路27が自動パターン信号発生回路26の出力に基づいて発生するリズム音信号とは、略んど同時にミキシング開始され、かつスピーカ22から放音開始される。またこの場合、押鍵表示装置18においては、音高コード(≠1)に対応するキーのランプ12が点灯開始される。

一方、前記スタート/ストップスイッチ6が押された時にアンドゲート41から出力された≠1のパルス信号#STR#Tは、オアグート47の一方の入力端子へ供給される。このオアグート47の出力は符長カウンタ30のリセット入力端子Rに供給されるから、同符長カウンタ30は前記バ

ス信号 $\#S T R T$ が出力された時点でゼロクリアされ、この時点からテンポクロック $T-C L K$ を計数開始している。そして、この符長カウンタ30の計数出力(テンポクロック $T-C L K$ の計数値)が、符長レジスタ28に記憶されている前記符長コード $(\#1)$ の値に一致すると、すなわち、符長コード $(\#1)$ に対応する符長分の時間(但し、テンポクロック $T-C L K$ を単位時間とした場合)が経過すると、比較回路29の比較出力端子Cから信号E\_Q("1"信号)が输出される。

この信号E\_Qはオアグート47の他方の入力端子に供給されるため符長カウンタ30はこの時再びゼロクリアされ、また同信号E\_Qはオアグート44に供給される結果オアグート45から信号NEXTが発生される。この結果アドレスカウンタ14はインクリメントされ、RAM3の(3)番地のデータすなわち音高コード $(\#2)$ が読み出されてデータ判別振分回路16へ供給される。データ判別振分回路16は、この音高コード $(\#2)$ をデータ出力端子D01から出し、同時に信号

NTを出力する。この結果メロディ音高レジスタ17には音高コード $(\#2)$ がロードされる。また信号NTはオアグート44に供給されているから再び信号NEXTが発生される。この結果アドレスカウンタ14は再びインクリメントされ、RAM3の(4)番地のデータ、すなわち符長コード $(\#2)$ が読み出される。データ判別振分回路16は、この符長コード $(\#2)$ をデータ出力端子D01から出し、信号LNを出力する。この結果、符長コード $(\#2)$ は符長レジスタ28にロードされる。以上に述べた音高コード $(\#2)$ のRAM3からの読み出しおよびメロディ音高レジスタ17へのロードと、符長コード $(\#2)$ のRAM3からの読み出しおよび符長レジスタ28へのロードとは瞬時に実行される。したがつて、前記符長コード $(\#1)$ に対応する符長分の時間が経過すると、スピーカ22の出力は、音高コード $(\#2)$ に基づいて形成される楽音信号と、自動パターン信号発生回路26の出力と和音コード $(\#1)$ に基づいて形成される伴奏音信号と、

自動パターン信号発生回路26の出力に基づいて発生されるリズム信号とがミキシングされたものに変化し、また押鍵表示装置18においては、音高コード $(\#1)$ に対応するキーのランプ12が消灯し、音高コード $(\#2)$ に対応するキーのランプ12が点灯開始する。

以下、全く同様の動作によりRAM3の(5)番地以降のデータが読み出され、読み出されたデータ(音高コード、和音コード、符長コード)に基づいて楽音信号、伴奏音信号、リズム音信号が発生されると共に、押鍵表示装置18におけるランプ12、13、…が順次点灯されてゆく。

ここで、RAM3のデータ読み出しが進み、今RAM3の(1-1)番地からフレーズエンドマーク $(P_1)$ が読み出された場合、データ判別振分回路16は同フレーズエンドマーク $(P_1)$ をフレーズエンドマークであると判別して信号PEを出力する。ただしこの場合データ判別振分回路16は、同フレーズエンドマーク $(P_1)$ をデータ出力端子D01、D02、D03のいずれからも出

力しない。前記信号PEはオアグート44に入力されているから、オアグート45から信号NEXTが発生されアドレスカウンタ14はインクリメントされ、直ちにRAM3の(1)番地のデータが読み出されることになる。すなわち(A)通常再生モードにおいては、RAM3からフレーズエンドマークが読み出された場合、同フレーズエンドマークは使用されず、直ちに次の番地のデータ(次のフレーズのデータ)が読み出されるようになる。なお、データ判別振分回路16から出力された信号PEは、RW制御回路48に供給されているが、この(B)通常再生モードにおいてはRW制御回路48は動作しない。

次に、RAM3から楽曲データの終りを示すフレイフロップ31のリセット入力端子Rへ供給され、同トリガフリップフロップ31のリセット状態にする。この結果信号PLAYは"0"信号になり、

この(A)通常再生モードは終了される。

なお、この(A)通常再生モードは、スタート／ストップスイッチ6を再度押すことによつても終了させることができ。すなわち、スタート／ストップスイッチ6が再び押されると、トリガフリップフロップ31のトリガ入力端子Tに「1」信号が供給され、この「1」信号の立上りで同トリガフリップフロップ31はリセット状態へ反転する。この結果信号PLAYは「0」信号となる。

このように、(A)通常再生モードにおいては、スタート／ストップスイッチ6を一度押すと、RAM3の楽曲データが順次読出されて楽曲再生および押鍵指示がなされ、また全ての楽曲データの読みしが完了すると楽曲再生、押鍵指示は自動的に終了する。

次に、(B)リピート再生モードの場合について説明する。

この(B)リピート再生モードの場合、操作者（練習者）は、まず希望するフレーズをこれら希望する各フレーズの演奏履歴に、フレーズ番号を用いて

指定する。以下、この指定操作およびこの指定操作がなされた時の回路動作を、第1フレーズと第2フレーズとを、第1フレーズ、第2フレーズ、第3フレーズ、第4フレーズの順に検査させ、かつこの検査を繰返させる場合を例にして説明する。

まずこの(B)リピート再生モードにおいて動作する各構成要素の戦略から説明すると、R/W制御回路48は、RAM8の書込動作および読出動作を制御するための回路であり、RAM8の番地を指定するためのアドレスカウンタ48を有してなつてある。また健データフレーズ番号交換回路49は、健盤回路20から供給されるキーコードKCを対応するフレーズ番号に変換する回路であり、この健データフレーズ番号交換回路49からは、第5図に示す健盤9において、最左端から一番目の白健10が押鍵されると「1」が出力され、2番目の白健10が押鍵されると「2」が出力され、以下3番目、4番目……の白健10に対しても「3」、「4」……が各々出力されるようになつてある。

さて操作者は、フレーズ番号の指定操作に先立つて、まずリピートスイッチ5を閉状態にする。このリピートスイッチ5が閉じられると、信号REPEATが「1」信号に移行し、同時に微分回路50から「1」のバルス信号REPEATが送出される。前記信号REPEATはゲート回路35のエニーブル入力端子Eに供給されており、したがつて同ゲート回路35はRAM4のデータ出力端子D0とR/W制御回路14のデータ入力端子DIとを接続する。またこの信号REPEATはアンダゲート46、51、52の各一方の入力端子に供給されると共に、アンダゲート53の第1入力端子に供給される。またこの信号REPEATはインバータ36を介してアンダゲート37、38の各一方の端子へ供給される。この結果これらアンダゲート37、38は閉状態になる。

一方前記バルス信号REPEATはR/W制御回路48に供給される。R/W制御回路48は、このバルス信号REPEATが供給されると、アドレスカウンタ48に「0」をプリセットし、同

アドレスカウンタ48の計数出力をRAM8のアドレス入力端子Aへ出力すると共に、同RAM8に対して書込命令を発する。この場合、RAM8のデータ入力端子DIには「0」が供給されるようになつてあるから（なぜならまだキー操作は行なわれていない）、RAM8の（0）番地に「0」が書込まれる。R/W制御回路48はこの書込動作が終了すると、直ちにアドレスカウンタ48をインクリメントし、次いでRAM8に対して書込命令を発する。この結果RAM8の（1）番地に「0」が書込まれる。以下同様にして、R/W制御回路48は、RAM8の（2）番地以降の全番地に「0」を書込む。そしてR/W制御回路48はRAM8の全番地に「0」を書込んだ時点で、書込動作を停止する。なお、アドレスカウンタ48はRAM8の全番地を指定するに必要な分だけのビット数しか有していないから、RAM8の全番地のゼロクリアを完了した時点においては、その計数出力は「0」に戻る。

このように、リピートスイッチ5が閉じられる

と、RAM 8 の企番地がゼロクリアされる。なお、このゼロクリアは瞬時に実行される。

次に操作者は、鍵盤 9 IC における最左端の白鍵 10 を押すしながら、セツトスイッチ 7 を押す。前記最左端の白鍵 10 が押すされると、鍵盤回路 20 から同白鍵 10 に対応するキーコード K C が出力され、鍵データフレーズ番号変換回路 4 9 へ供給される。この結果、鍵データフレーズ番号変換回路 4 9 から値「1」が送出され、RAM 8 のデータ入力端子 D I へ供給される。一方、前記セツトスイッチ 7 が押すされると、アンドゲート 5 2 の出力端子から、フレーズ番号のセットを意味する信号 S E T ('1' のパルス信号) が送出され、R/W 制御回路 4 8 へ供給される。R/W 制御回路 4 8 は、この信号 S E T が供給されると、アドレスカウンタ 4 8 の計数出力 (この場合は「0」) を RAM 8 のアドレス入力端子 A へ供給すると共に、同 RAM 8 に対して書き指令を発する。この場合、RAM 8 のデータ入力端子 D I には前述したよう値「1」が供給されているから、RAM 8 の(0)

番地に「1」が書き込まれる (第 4 図 4 参照)。R/W 制御回路 4 8 はこの書き動作が終了するとアドレスカウンタ 4 8 をインクリメントする。次いで操作者は前記最左端の白鍵 10 を押すまま、再度セツトスイッチ 7 を押す。セツトスイッチ 7 が押すされるとアンドゲート 5 2 から信号 S E T が送出され、R/W 制御回路 4 8 へ供給される。R/W 制御回路 4 8 はこの信号 S E T が供給されると、アドレスカウンタ 4 8 の計数出力 (この場合は「1」) を RAM 8 のアドレス入力端子 A へ供給し、同 RAM 8 に対し書き指令を発する。この場合、RAM 8 のデータ入力端子 D I には、鍵データフレーズ番号変換回路 4 9 から前記最左端の白鍵 10 に対応して値「1」が供給されているから、RAM 8 の(1) 番地に値「1」が書き込まれる。この書き動作が終了すると R/W 制御回路 4 8 はアドレスカウンタ 4 8 をインクリメントする。以下、同様にして、操作者が鍵盤 9 における左から 3 番目の白鍵 10 を押したままセツトスイッチ 7 を 3 回押すと、RAM 8 の(2)～(4) 番地に値「3」が

順次書き込まれる (第 4 図 4 参照)。なおこの場合、RAM 8 の(5) 番地以降はゼロクリアされたままとなっている。

このように、操作者が白鍵 10、10、……とセツトスイッチ 7 を用いて、希望する各フレームを、これら希望する各フレームの演奏履歴に指定すると、RAM 8 IC これら希望する各フレームのフレーズ番号が希望する演奏履歴に記憶される。

次に、(B) リピート再生モード IC において楽曲再生が行なわれる場合を、上述した RAM 8 の記憶データを用いて説明する。

この場合、操作者は、リピートスイッチ 5 を閉状態にしたまま、スタート / ストップスイッチ 6 を一瞬押す。このスタート / ストップスイッチ 6 が押すされると、(A) 通常再生モード時と述べたよう IC、トリガフリップフロップ 3 1 のセット出力端子 Q から出力される信号 P L A Y は「1」信号となり、またアンドゲート 4 1 からパルス信号 R E P E A T が送出される。「1」信号となつた信号 P L A Y は、メロディ音高レジスタ 1 7、和音レジスタ 2 3 を

各々リセット状態から解放して動作可能状態にすると共に、自動パターン信号発生回路 2 6 を動作開始させる。

一方、アンドゲート 4 1 から出力された「1」のパルス信号 R E P E A T は、オアゲート 5 4 の一方の入力端子に供給される。この場合、オアゲート 5 4 の他方の入力端子には「0」信号が供給されるようになつているから、同オアゲート 5 4 からは「1」のパルス信号が送出されアンドゲート 5 3 の第 2 入力端子へ供給される。このアンドゲート 5 3 の第 1、第 3 入力端子には信号 R E P E A T、信号 P L A Y が各々供給されており、これら両信号は今共に「1」信号となつているから、アンドゲート 5 3 は、「1」信号 I S E T (イニシアルセット用信号) を送出する。R/W 制御回路 4 8 は、この信号 I S E T が供給されるとアドレスカウンタ 4 8 IC 「0」をリセットし、その計数出力を RAM 8 のアドレス入力端子 A へ供給する。この結果 RAM 8 の(0) 番地のデータすなわちフレーズ番号「1」が読み出され、同 RAM 8 のデータ出力端子 D 0 から出力

される(第4回図参照)。このRAM8のデータ出力端子D0から出力されたフレーズ番号「1」はRW制御回路15に供給され、同RW制御回路15に設けられたアドレスカウンタ15aにプリセットされる。次いでRW制御回路15はアドレスカウンタ15aをデイクリメントした後、同アドレスカウンタ15aの計数出力を(この場合は値「0」)RAM4のアドレス入力端子Aへ供給する。この結果RAM4の(1)番地のデータ、すなわち先頭アドレス< P1 >(この場合は値「0」)が読み出される(第4回図参照)。このRAM4から読み出された値「0」は、RAM4のデータ出力端子D0から出力されゲート回路35を介してRW制御回路14のデータ入力端子D1へ供給される。

また一方、前記アンドゲート53から出力された信号ISET(“1”のパルス信号)は、オアゲート55の一方の入力端子に供給される。したがつて同オアゲート55から“1”的パルス信号が送出され、このパルス信号は、アンドゲート51の他方の入力端子へ供給される。このアンドゲート51

の一方の入力端子に供給されている信号REPEATはこの場合“1”信号であるから、同アンドゲート51は、“1”的パルス信号を出し、同“1”信号をオアゲート43を介してRW制御回路14のプリセット入力端子P.Sへ供給する。RW制御回路14はプリセット入力端子P.Sに“1”信号が供給されると、前述したデータ入力端子D1に供給されている値「0」をアドレスカウンタ14aにプリセットし、同アドレスカウンタ14aの計数出力をRAM3のアドレス入力端子Aへ供給する。この結果RAM3の(1)番地のデータ、すなわち第1フレーズの最初の音高コードである音高コード< +1 >が読み出される(第4回図参照)。データ判別振分回路16はこの音高コード< +1 >が供給されると、同音高コード< +1 >をデータ出力端子D01から出し、同時に信号NT(“1”的パルス信号)を出力する。この信号NTは前記音高コード< +1 >をメロディ音高レジスタ17へロードする。またこの信号NTは、同信号NTと信号CHと信号EQとをオアするオアゲート56に投入される。この

結果オアゲート56から“1”的パルス信号が送出され、このパルス信号は、アンドゲート46を介してオアゲート45の他方の入力端子へ供給される。この結果信号NEXTが発生され、この信号NEXTによりアドレスカウンタ14aはインクリメントされる。以下、[A]通常再生モード時の動作と同様の回路動作に従つてRAM3の(1)番地以降のデータが順次読み出され、音高データはメロディ音高レジスタ17へ、和音コードは和音レジスタ23へ、また符長コードは符長レジスタ28へ各々ロードされ、第1フレーズの楽曲再生が行なわれてゆく。

そして、第1フレーズの楽曲再生が終了し、RAM3の(1)番地から第1フレーズの終りを示すフレーズエンドマーク< P1 >が読み出されると、データ判別振分回路16は、信号PE(“1”的パルス信号)を出力する。この信号PEはRW制御回路48へ供給される。RW制御回路48は信号PEが供給されると、アドレスカウンタ48aをインクリメントする。この結果RAM8の(1)

番地のデータ、すなわち2番目のフレーズ番号「1」が読み出される(第4回図参照)。このRAM8から読み出されたフレーズ番号「1」は、RW制御回路15のアドレスカウンタ15aにプリセットされる。RW制御回路15は、アドレスカウンタ15aをデイクリメントし、同アドレスカウンタ15aの計数出力(この場合は値「0」)をRAM4のアドレス入力端子Aへ供給する。この結果RAM4の(1)番地のデータ、すなわち先頭アドレス< P1 >(この場合は値「0」)が再び読み出される(第4回図参照)。このRAM4の(1)番地から読み出された値「0」は、ゲート回路35を介してRW制御回路14のデータ入力端子D1へ供給される。

また一方、データ判別振分回路16から出力された信号PEは、オアゲート55の他方の入力端子へ供給される。この結果、オアゲート55から出“1”的パルス信号が送出され、この“1”的パルス信号はアンドゲート51、オアゲート43を順次介してRW制御回路14のプリセット入力端子P.S

へ供給される。R/W制御回路14は、プリセット入力端子P8に「1」のパルス信号が供給されると、前述したデータ入力端子D1に供給されている値「0」をアドレスカウンタ14aにプリセットし、同アドレスカウンタ14aの計数出力をRAM3のアドレス入力端子Aへ供給する。この結果RAM3の(0)番地のデータ、すなわち音高コード(+)が読み出される(第4回参照)。この音高コード(+)が読み出された後の動作は、前述した第/フレーズの楽曲再生における動作と全く同様である。

このようにしてRAM3からは、再び第/フレーズの楽曲データが読み出され、音高データはメロディ音高レジスタ17へ、和音コードは和音レジスタ28へ、また符長コードは符長レジスタ28へ各クロードされ、第/フレーズの2回目の楽曲再生が行なわれる。

そして、この2回目の第/フレーズの楽曲再生が終了し、RAM3の(1-1)番地からフレーズエンドマーク(<Ps>)が読み出されると、データ

Jフレーズの最初の音高コード)が読み出される(第4回参照)。以下、第/フレーズの楽曲再生時と全く同様にして、RAM3の(j)番地以降に記憶されている第3フレーズの楽曲データが順次読み出され、第3フレーズの楽曲再生が行なわれてゆく。

そして、この第3フレーズの楽曲再生が終了し、RAM3から第3フレーズの終りを示すフレーズエンドマーク(<Ps>)が読み出されると、データ判別器回路16は信号PEを発生する。この信号PEが発生されると、アドレスカウンタ48aがインクリメントされ、RAM8の(3)番地のデータ、すなわち2番目のフレーズ番号「3」が読み出される。しかして以下、1回目の第3フレーズの楽曲再生時と全く同様の動作に従がい、2回目の第3フレーズの楽曲再生が行なわれてゆく。

そして、この2回目の第3フレーズの楽曲再生が終了し、RAM3からフレーズエンドマーク(<Ps>)が読み出されると、データ判別器回路16から再び信号PEが発生される。この信号PE

特別振分回路は再び信号PEを発生する。R/W制御回路48はこの信号PEが供給されると、アドレスカウンタ48aをインクリメントする。この結果RAM8の(2)番地のデータ、すなわちフレーズ番号「3」が読み出される(第4回参照)。この読み出されたフレーズ番号「3」は、R/W制御回路15のアドレスカウンタ15aにプリセットされる。次いでR/W制御回路15は、アドレスカウンタ15aをマイクリメントする。この結果RAM4の(2)番地のデータ、すなわち先頭アドレス(<Ps>) (この場合は値「J」)が読み出され、この値「J」はゲート回路35を介してR/W制御回路14のデータ入力端子D1へ供給される(第4回参照)。

一方、前記信号PEは、オアゲート55、アンダゲート51、オアゲート43を順次介してR/W制御回路14のプリセット入力端子PSに供給される。この結果、アドレスカウンタ14aに、値「J」がプリセットされる。この結果RAM3の(j)番地から音高コード(+) (すなわち第

がに出力されると、アドレスカウンタ48aがインクリメントされ、RAM8の(4)番地のデータ、すなわち3番目のフレーズ番号「3」が読み出される。しかして以下、1回目および2回目の第3フレーズの楽曲再生時と全く同様の動作に従がい、3回目の第3フレーズの楽曲再生が行なわれてゆく。

そして、この3回目の第3フレーズの楽曲再生が終了し、RAM3からフレーズエンドマーク(<Ps>)が読み出されると、データ判別器回路16から再び信号PEが発生される。この信号PEが発生されると、アドレスカウンタ48aがインクリメントされ、RAM8の(5)番地のデータ、すなわち値「0」が読み出される。ここでRAM8のデータ出力端子D0から出力されるデータの全ビットは、ノアゲート57によつて否定和がとられるようになつており、したがつてこの場合、ノアゲート57からは「1」信号が输出される。このノアゲート57が输出する「1」信号は、オアゲート54を介してアンドゲート53の第2入力端子へ供給

される。この結果信号 I S E T が高出力される。

この信号 I S E T は、この回りピート再生モードにおいてスタート／ストップスイッチ<sup>(6)</sup>が最初に押された時にも発生された信号であり、この信号 I S E T が発生されると前述したようにアドレスカウンタ 4 8 & IC「0」がリセットされて、この回りピート再生モードICにおける楽曲再生が再び最初から繰返される。すなわちこの場合、第1フレーズと第3フレーズの楽曲が再び第1フレーズ、第1フレーズ、第3フレーズ、第3フレーズ、第3フレーズの順に再生される。そしてこの場合においても、3回目の第3フレーズの楽曲再生が終了すると、ノアゲート 5.7 から<sup>1</sup>信号が出力され、この結果信号 I S E T が再び出力される。

このように、この回りピート再生モードにおいては、再生すべきフレーズが、RAM 8 の〈0〉音場から順次読み出されるフレーズ番号によって決定されていく。そして RAM 8 に記憶されている全フレーズ番号に対応するフレーズの再生が終了すると、これら各フレーズの再生が再び始めから

繰返される。

この繰返しは、スタート／ストップスイッチ 6 が再び押された時に終了する。すなわち、スタート／ストップスイッチ 6 が押されると、トリガフリップフロップ 3.1 はリセット状態になり、この結果信号 P L A Y が<sup>0</sup>信号になる。信号 P L A Y が<sup>0</sup>信号になると、メロディ音高レジスタ 1.7、和音レジスタ 2.3、自動パターン信号発生回路 2.6 は全てリセット状態にされ、楽曲再生は停止される。

なお、この回りピート再生モードにおいて、RAM 8 の全音場にフレーズ番号が書き込まれている場合は、前記ノアゲート 5.7 は<sup>1</sup>信号を出力することなく、したがつて RAM 8 に記憶されている全フレーズ番号に対応するフレーズの楽曲再生が終了した時点においても信号 I S E T が発生されることはないが、この場合は、アドレスカウンタ 4 8 & がオーバーフローして自動的に RAM 8 の〈0〉音場が指定され、これによつてこれら各フレーズの再生が再び始めから繰り返されるこ

となる。

なお、以上に説明したこの実施例においては、楽曲データ等を、磁気テープ 2 から読み取装置 1.3 を介して RAM 3 へ記憶する様にしたが、これを、録音 9 と、この録音 9 の各キーを符長、休符、フレーズ等を指定するため用いる場合の前記スイッチと、その他のプログラムスイッチ等を用いて RAM 3 へ記憶せることも勿論可能である。またこの実施例においては、楽曲をフレーズ単位で再生し得る様にしたが、これを小節単位で再生するよりも勿論かまわない。さらには、前記実施例においては、回りピート再生モードにおいてなされる楽曲再生は、スタート／ストップスイッチ 6 が再び押されるまで繰返しなされるものとしたが、この回りピート再生モードにおいても、RAM 8 に記憶されている全てのフレーズ番号に対応するフレーズの再生が一通り終了した時点で、楽曲再生が自動的に停止されるよう構成してもよい。また、前記実施例においては回りピート再生モードにおいて、第1フレーズ、

第2フレーズ、第3フレーズ、第3フレーズ、第3フレーズなる順の楽曲再生を行なう場合を例にして示したが、この回りピート再生モードにおいては、任意のフレーズを任意のフレーズ番号順に指定することができる。例えばこの場合、希望する各フレーズを第5フレーズ、第1フレーズ、第2フレーズ、第9フレーズ、第2フレーズ、第2フレーズ、第9フレーズのようにランダムに指定してもよい。

以上の説明から明らかのように、この発明による電子楽器は、データ記憶部と、このデータ記憶部に楽曲の演奏に関するデータを書き込む手続と、再生すべき区間を指定する区間指定手段と、この区間指定手段によつて指定された区間に対応する情報を記憶する区間情報記憶部と、この区間情報記憶部に記憶されている情報に基づいて前記区間指定手段により指定された区間の演奏に適するデータを前記データ記憶部から読み出す手段と、この読み出し手段によつて統出されたデータを再生する再生手段とを各々設け、楽曲中の希望する各区間に対応する情報(区間情報；例えばフ

フレーズ番号)を記憶させた場合、この記憶された区間情報を従つて、希望する区間が再生(すなわち楽音発生あるいは押鍵指示)されるようにして、練習者は例えは希望するフレーズだけを繰返し再生させることができるから、これにより極めて効果的に練習を行うことができ、また複数のフレーズをフレーズ単位で任意に組合させて楽曲再生を行なうことができるから、これにより楽曲を達った感じで楽しむことができる。またこの発明によれば前記書き込み手段を用いフレーズ番号が記載された楽譜であつて前記楽譜に表わされた前記楽譜の演奏に関するデータおよび前記楽譜の各フレーズのフレーズ番号に関するデータが各々記載された楽譜と、この楽譜に記録されているデータを読み取ると共にこの読み取ったデータを前記データ記憶部に書き込むデータ入力手段とから構成すれば、楽譜を見ながら極めて容易に希望するフレーズの指定を行なうことも可能になる。

## 6 図面の簡単な説明

第1図は、この発明を電子オルガンに適用した

場合の一実施例の構成を示すブロック図、第2図は同実施例において用いられる楽譜を示す図、第3図は同実施例における楽譜データ、先頭アドレスデータの記録フォーマットを示す図、第4図は同実施例におけるRAM 3、4、8のデータ記憶状況を示す図、第5図は同実施例における鍵盤部を示す図である。

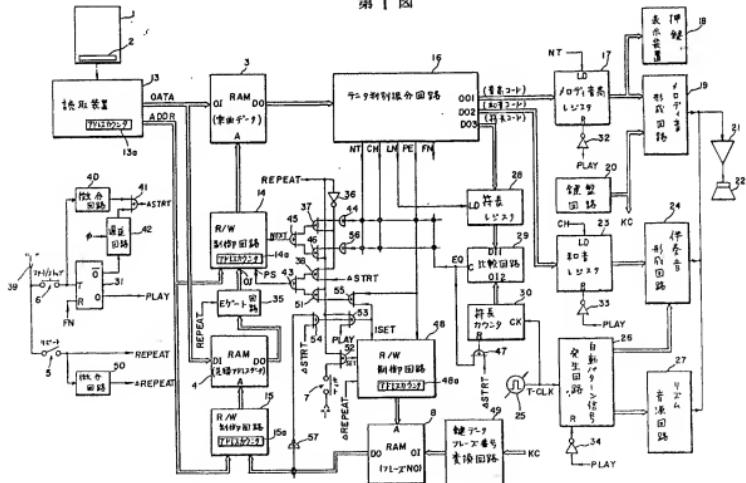
- 1 ……楽譜、2 ……磁気テープ、3、4、8 ……RAM、9 ……鍵盤、10、11 ……鍵(キー)、12 ……ランプ、14、15、48 ……R/W制御回路、16 ……データ判別装置回路、17 ……メロディ音高レジスタ、18 ……押鍵表示装置、19 ……メロディ音形成回路、20 ……鍵盤回路、23 ……和音レジスタ、28 ……符長レジスタ、29 ……比較回路、30 ……符長カウンタ、49 ……鍵データフレーズ番号変換回路。

出願人 日本楽器製造株式会社

代理人 井理士 忠賀 正武



第1図

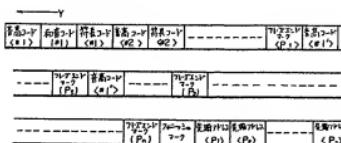


第2図

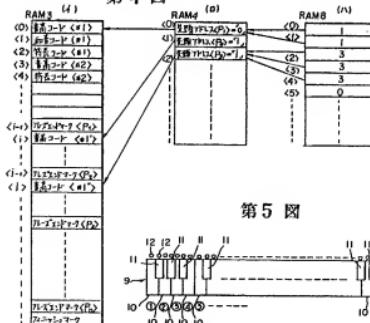
聖者の行進 When the Saints Go Marching In アジルカの歌

z

第3図



第4図



第5図

